

МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
Запорізький національний технічний університет

ЦИФРОВІ ПРИСТРОЇ ТА МІКРОПРОЦЕСОРИ

Методичні вказівки до практичних занять з дисципліни
“Цифрові пристрої та мікропроцесори”
для студентів спеціальності 7.090701 (радіотехніка)
денної та заочної форм навчання

2012

Методичні вказівки до практичних занять з дисципліни “Цифрові пристрої та мікропроцесори” для студентів спеціальності 7.090701 (радіотехніка) денної та заочної форм навчання/ Укл.: В.І. Мисленков. – Запоріжжя: ЗНТУ, 2012. - 54 с.

Укладач: В.І. Мисленков, ст. викл.

Рецензент: С.В. Морщавка, к.т.н., доцент.

Відповідальний
за випуск: В.П. Колесніков, зав. лаб.

Затверджено
на засіданні кафедри “Радіотехніка та
телекомунікації”

Протокол № 7
від “19” червня 2012-р.

ЗМІСТ

1. Загальні методичні вказівки	5
2. Робоча програма і методичні вказівки щодо вивчення тем дисципліни	7
2.1 Основи цифрової обробки сигналів.....	7
2.2 Імпульсна техніка.....	8
2.3 Аналого – цифрові пристрої.....	10
2.4 Алгебра логіки та базові логічні елементи.....	11
2.5 Комбінаційні цифрові схеми	13
2.6 Тригери.....	15
2.7 Цифрові автомати.....	16
2.8 Запам'ятовуючі пристрої.....	18
2.9 Структури мікропроцесорів	19
2.10 Апаратні засоби мікропроцесорних систем.....	21
3. Перелік лабораторних робіт і практичних занять	23
3.1 Лабораторні роботи, їх назва та обсяг.....	23
3.2 Практичні заняття, їх назва та обсяг.....	24
4. Перелік залікових та екзаменаційних запитань	25
4.1 Перелік залікових запитань.....	25
4.2 Перелік екзаменаційних запитань.....	26
5. Контрольні завдання	30
6. Рекомендована література	52
6.1 Основна література.....	53
6.2 Додаткова література.....	54
Додаток А – Електричні параметри ТТЛ елементів.....	55

1 ЗАГАЛЬНІ МЕТОДИЧНІ ВКАЗІВКИ

Дисципліна “Цифрові пристрої та мікропроцесори” забезпечує базову підготовку фахівців в галузі цифрових пристроїв, які дуже широко застосовуються у сучасній радіоелектронній апаратурі та комп’ютерній техніці:

Внаслідок вивчення матеріалу дисципліни студенти повинні:

- знати сучасну елементну базу цифрових, цифрово-аналогових, аналого-цифрових мікросхем та мікропроцесорних пристроїв, методику проектування апаратних та програмних засобів мікропроцесорних систем та систем з мікроконтролерами;
- вміти складати таблиці істинності та логічні порівняння у аналітичному виді для широкого класу логічних елементів, за технічним завданням спроектувати мікропроцесорну систему з застосуванням мікроконтролерів та мікропроцесорних ВІС, складати керуючі програми на мові асемблера;
- мати уяву про шляхи розвитку сучасної мікроелектроніки.

Викладання дисципліни базується на знаннях, що одержані студентами у курсах: “Основи теорії кіл”, “Сигнали та процеси в радіотехніці”, “Радіокомпоненти, радіоматеріали та основи мікроелектроніки”. Придбані на цьому курсі знання необхідні для вивчення усіх системних дисциплін.

При вивченні даної дисципліни студенти повинні скласти стислий конспект матеріалу усіх тем, розв’язати відповідні задачі, дати відповіді на контрольні запитання. Дисципліна “Цифрові пристрої та мікропроцесори” вивчається два семестри, у 5-тому семестрі – залік, у 6-тому семестрі – екзамен. На установчій сесії виносяться наступні теми лекційних занять:

- “Основи цифрової обробки сигналів, системи лічення та їх різновид”;
- “Характеристики та параметри транзисторних ключів”;

- “Лінійні імпульсні ланцюги та релаксаційні імпульсні схеми”;
- “Аналого-цифрові пристрої та їх характеристики”;
- “Цифро-аналогові перетворювачі та їх характеристики”;
- “Базові логічні елементи ТТЛ”;
- “Комбінаційні схеми та тригери”;
- “Регістри та лічильники”;
- “Структури мікропроцесорних пристроїв”;
- “Апаратні засоби мікропроцесорних систем”.

2 РОБОЧА ПРОГРАМА І МЕТОДИЧНІ ВКАЗІВКИ ЩОДО ВИВЧЕННЯ ТЕМ ДИСЦИПЛІНИ

2.1 Основи цифрової обробки сигналів

Лекцій – 2 години;

Практичні заняття – 2 години;

Самостійна робота – 2 години.

Порівняльна характеристика цифрових та аналогових методів обробки інформації, характеристики імпульсних сигналів, їх різновид. Поняття про логічні рівні напруги, порогова напруга, завадозахищеність цифрових елементів.

Класифікація систем лічення, різновид позиційних систем лічення, перетворення числових значень в різних системах лічення. Подвійна система лічення, та її модифікації. Види подвійних кодів, семісегментний код та його застосування в пристроях індикації.

[6.1.1]- ст.8-37, [6.2.1]- ст.13-27.

2.1.1 Методичні вказівки до вивчення теми

На рис. 2.1 показані рівні TTL-сигналів.

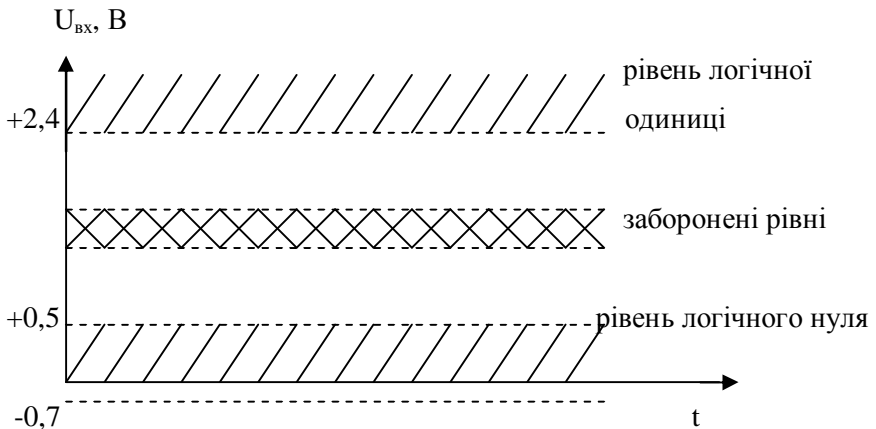


Рисунок 2.1 – Рівні TTL-сигналів

Рівні напруги в діапазоні 1,2-1,35 В є забороненими для всіх TTL схем. TTL схеми мають тільки два дозволених рівня

$U_{\text{вх}} \leq +0,5B = U_{\text{вх}}^0$ – напруга логічного нуля, $U_{\text{вх}} \geq +2,0B = U_{\text{вх}}^1$ – напруга логічної одиниці (U_{IH} та U_{IL}).

2.1.2 Запитання для самоперевірки

2.1.2.1 Визначити поняття: аналоговий сигнал та цифровий сигнал.

2.1.2.2 Зобразити цифровий сигнал у вигляді безперервної послідовності прямокутних імпульсів різноманітної тривалості, відзначити логічні рівні сигналів.

2.1.2.3 Чому перешкодозахищеність цифрових елементів вище ніж аналогових?

2.1.2.4 Визначити поняття – порогова напруга.

2.1.2.5 Яке десятинне число подано в подвійному коді 10110?

2.1.2.6 Які особливості зважених кодів?

2.1.2.7 Де застосовується подвійно-десятинний код?

2.1.2.8 Які особливості має семисегментний код?

2.2 Імпульсна техніка

Лекції – 2 години;

Практичні заняття – 1 година;

Лабораторна робота – 2 години;

Самостійна робота – 2 години.

Режими роботи та характеристики насиченого транзисторного ключа. Динамічні характеристики, та засоби підвищення швидкодії транзисторного ключа. Характеристики ненасичених ключів. Ключі на польових транзисторах. Лінійні імпульсні ланцюги: інтегруючий та диференційований, вплив навантаження на форму вихідних сигналів.

Релаксаційні схеми: симетричний мультівібратор, очікуваний мультівібратор та одновібратори, схеми одновібраторів з застосуванням транзисторів різної провідності, ланцюги запуску та зворотного зв'язку, форсувані та формуючі ланцюги. Генератори пилкоподібної напруги, різновид схем, параметри та характеристики генераторів (ГПН). Генератори пилкоподібного струму, вихідні каскади, параметри та характеристики різноманітних схем ГПС, засоби підвищення лінійності. Амплітудні селектори та селектори імпульсів за тривалістю. Селектори імпульсних послідовностей та їх характеристики.

[6.1.1] – ст. 96-186, 243-265, 407-455, 505-516, [6.1.2] – ст. 93-99.

2.2.1 Методичні вказівки до вивчення теми

Треба вивчити параметри та характеристики транзисторного ключа в схемі з СЕ. За допомогою ПК та програм моделювання Microcap-5, Electronics Workbench 5.12 проаналізувати увесь спектр схем транзисторних ключів.

Основними динамічними параметрами ключів являються: час вмикання $t_{\text{вкл}} = t_{\text{здp}} + t_{\text{нp}}$ та час вимикання $t_{\text{викл}} = t_{\text{рас}} + t_{\text{сп}}$.

2.2.2 Запитання для самоперевірки

2.2.2.1 Привести схему електронного ключа на біполярному транзисторі в схемі з ОЕ.

2.2.2.2 Обґрунтувати значення елементів, які впливають на тривалість вихідного сигналу мультивібратора на транзисторах різної провідності.

2.2.2.3 Пояснити процес формування тривалості вихідного імпульсу у схемі симетричного мультивібратора.

2.2.2.4 Визначити у якому режимі знаходиться транзистор ключа у схемі з ОЕ, елементи якої мають значення: $R_1 = 10 \text{кОм}$, $E_1 = +2 \text{В}$, $R_5 = 3 \text{кОм}$, $R_6 = 5 \text{кОм}$, $E_2 = 10 \text{В}$, $R_7 = 10 \text{кОм}$, $I_{\text{кбо}} = 1 \text{мкА}$, $h_{213} = 50$.

2.2.2.5 Обґрунтувати вплив навантаження R_n , C_n на параметри вихідного імпульсу інтегруючого RC –ланцюга.

2.2.2.6 Як зміниться амплітуда вихідної напруги транзисторного ключа з ОЕ за підвищенням температури оточуючого середовища від $T_{\text{min}} = +10^\circ \text{C}$ до $T_{\text{max}} = +85^\circ \text{C}$ для транзистору типу КТ312Б, $E_1 = 0,1 \text{В}$, $R_1 = 5,1 \text{кОм}$, $R_2 = 2 \text{кОм}$, $E_2 = 10 \text{В}$.

2.2.2.7 Привести приклад моностабільної схеми на транзисторах, пояснити стаціонарні режими транзисторів.

2.2.2.8 Які існують засоби підвищення лінійності пилкоподібної напруги ГПН з генератором стабільного струму та розрядним транзистором.

2.3 Аналого-цифрові пристрої

Лекції – 2 години;

Практичні заняття – 2 години;

Лабораторна робота – 2 години;

Самостійна робота – 2 години.

Аналогові ключі та багатоканальні комутатори, основні параметри та застосування. Пристрої вибірки та зберігання, типові схеми вмикання. Інтегральний таймер (КР1006ВИ1), характеристики та застосування для різноманітних схем формування імпульсних сигналів.

Схемотехніка ЦАП, резистивні матриці типу R-2R та з подвійно- зваженими резисторами. Паралельні ЦАП з резистивними матрицями та дільниками струму, ЦАП з проміжним перетворенням, параметри та характеристики, типові схеми вмикання інтегральних схем ЦАП. Застосування ЦАП у системах виводу аналогової інформації.

АЦП слідкуючого та розгортаючого типів, АЦП послідовного наближення та інтегруючого типу, паралельні АЦП. Параметри та характеристики інтегральних мікросхем АЦП, типові схеми вмикання, особливості застосування різноманітних типів АЦП у системах вводу аналогової інформації, підключення багатоканальних комутаторів, ПВЗ та пристроїв пам'яті. Мікросхеми АЦП загального застосування для мікропроцесорних систем.

[6.1.1] –ст. 492-500, [6.1.2] –ст. 344-370, [6.1.7] –ст. 444-464.

2.3.1 Методичні вказівки до вивчення теми

Матеріал даної теми має дуже велике значення, тому що пристрої перетворення аналогової інформації дозволяють застосовувати комп'ютерні системи та мереж для побудування радіотехнічних систем різноманітного призначення.

Достатня кількість сучасних мікросхем ЦАП та АЦП досить легко з'єднуються з мікропроцесорними системами обробки інформації.

Треба уяснити принципи побудування та вивчити структурні схеми загальних видів АЦП, щоб у подальшому правильно застосувати дані ІМС.

Мікросхеми АЦП та ЦАП мають загальні характеристики: N – кількість розрядів, $t_{уст}$ – час встановлення вихідного струму, $t_{пр}$ – час перетворення вхідної напруги у вихідний код.

2.3.2 Запитання для самоперевірки

2.3.2.1 Перелічити загальні параметри комутаторів аналогових сигналів.

2.3.2.2 Привести типову схему вмикання АЦП інтегруючого типу КР572 ПВ5, пояснити функціональне призначення елементів схеми.

2.3.2.3 Привести типову схему вмикання ПВЗ типу (КР1001 СК1-СК3).

2.3.2.4 Перелічити загальні параметри мікросхем АЦП.

2.3.2.5 Перелічити загальні параметри мікросхем ЦАП.

2.3.2.6 Привести структурну схему АЦП паралельного типу.

2.3.2.7 Привести недоліки АЦП послідовних наближень.

2.3.2.8 Чому АЦП с подвійним інтегрування не потребує точного генератора часових інтегралів?

2.3.2.9 Перелічити загальні недоліки АЦП паралельного типу.

2.3.2.10 Зобразити структурну схему ЦАП з резистивною матрицею та струмковими ключами.

2.4 Алгебра логіки та базові логічні елементи

Лекції – 2 години;

Практичні заняття – 2 години;

Лабораторна робота – 2 години;

Самостійна робота – 4 години.

Основні теореми, аксіоми та тотожності алгебри логіки, принцип двоїстості, правило де Моргана, функції Шеффера та Пірса, їх двоїстість та універсальність. Функції імплікації та заборони, функція “Виключно ІЛП”, її використання для складання та порівняння подвійних кодів. Згортка виявлень, поняття про парність кодів. Форми вираження логічних функцій: таблиця істинності. Аналітичні порівняння та умовні графічні позначки.

Основні логічні елементи, та їх характеристики: КР1533ЛН1, КР1533ЛИ1, КР1533ЛЛ1, КР1533ЛА3, КР1533ЛЕ1, КР1533ЛП5. Багатофункціональний логічний елемент КР1533ЛР11.

Застосування таблиць Карно для мінімізації логічних функцій. Перетворення логічних порівнянь. Кон'юнктивне та диз'юнктивне поширення логічних функцій. Побудування комбінаційної логічної схеми за заданою функцією.

Особливості схемного побудування логічних елементів.

Базовий елемент ТТЛ, його параметри та характеристики. Схеми узгодження рівнів ТТЛШ та КМОП елементів. Базовий елемент ЕЗЛ, основні параметри та характеристики, висока швидкодія елементів ЕЗЛ. Характеристики серій логічних ІС загального застосування та їх зарубіжні аналоги.

Повторювачі сигналів, їх застосування в якості буферних елементів та елементів затримки. Елементи з трьома станами. Застосування елементів зі станом z для узгодження цифрових схем з двоспрямованою магістраллю. Схеми з відкритими емітером та колектором. Мікросхеми КР1533ЛП8, КР1533ЛИЗ, КР1533АП6.

[6.1.1] – ст. 186-242,

[6.1.5] –ст. 20-98,

[6.1.2] – ст. 47-105,

[6.1.7] –ст. 100-129.

2.4.1 Методичні вказівки до вивчення теми

При вивченні матеріалу даної теми треба засвоїти умовно-графічні позначки основних логічних елементів, навчитися за заданим логічним порівнянням побудувати схему цифрового пристрою.

Дуже важливо засвоїти застосування таблиць Карно для мінімізації логічних функцій, що для практики дає значний вииграш у кількості застосованих елементів.

2.4.2 Запитання для самоперевірки

2.4.2.1 Можливо перетворити логічний елемент ІЛІ для виконання функції І-НЕ та що треба додати до схеми елемента ІЛІ?

2.4.2.2 Намалуйте умовно-графічні позначки наступних логічних елементів, застосовуючи для вхідних сигналів позначки x_1 , x_2 , x_3 , x_4 , а для вихідних сигналів y :

- схема І з двома входами;
- схема ІЛІ з трьома входами;
- схема інвертора;
- схема І-НЕ з чотирма входами;
- схема ІЛІ-НЕ з двома входами;
- схема “Виключно ІЛІ” з двома входами;
- схема “Виключно ІЛІ-НЕ” з двома входами.

2.4.2.3 Який логічний елемент формує доповнення сигналу, поданого на вхід?

2.4.2.4 Аналогію якому логічному елементу дає схема з послідовно з'єднаними ключами?

2.4.2.5 Аналогію якому логічному елементу дає схема з паралельно з'єднаними ключами?

2.4.2.6 Як маючи елемент І-НЕ та інвертори можливо здійснити логічну функцію ІЛІ?

2.4.2.7 Як маючи елемент ІЛІ та інвертори можливо здійснити логічну функцію І-НЕ?

2.4.2.8 Як маючи чотири елемента І з двома входами кожний, отримати логічний елемент І з п'ятьма входами, намалюйте принципovu схему?

2.4.2.9 Намалюйте схему згідно даному порівнянню $Y = x_1 \cdot x_2 \cdot x_3 \cdot x_4$, застосовуючи двовходові елементи ІЛІ-НЕ.

2.5 Комбінаційні цифрові схеми

Лекції – 4 години;

Практичні заняття – 2 години;

Лабораторна робота – 4 години;

Самостійна робота – 4 години.

Синтез напівсуматора. Повний 4-х розрядний суматор, вхідні сигнали, схема каскадування з метою поширення розрядності. Операції складання та віднімання з застосуванням багаторозрядних суматорів. Мікросхеми КР1533ИМ5, КР1533ИМ6.

Цифрові компаратори, таблиця істинності, каскадування, вхідні сигнали, мікросхема КР1533СП1.

Шифратори та дешифратори кодів. Синтез шифратора на базі основних логічних елементів, синтез дешифраторів, опис призначення вхідних сигналів, мікросхеми КР1533ИВ1, КР1533ИД4, КР1533ИД6, КР1533ИД7.

Перетворювачі кодів. Мультиплектори та демюльтиплектори, їх синтез, каскадування, застосування як дешифраторів.

Різноманітність мікросхем демюльтиплекторів, мікросхеми КР1533КП2, КР1533КП7, КР1533КП10, КР1533КП13, КР1533КП19.

Арифметико-логічні елементи, режими роботи, виконання функцій особливості застосування та каскадування.

Мікросхеми типу КР1533ИП3, КР1533ИП4.

Одновібратори та генератори імпульсних сигналів, система вхідних сигналів, схеми елементів, формуючих часові характеристики. Мікросхеми КР1533АГ1, КР1533АГ3, КР530ГТ1 та їх типові схеми вмикання.

[6.1.1] –ст. 480-491, [6.1.2] – ст. 115-139, 358-359, 210-248,
[6.1.5] –ст. 99-205, [6.1.7]- ст. 318-343.

2.5.1 Методичні вказівки до вивчення теми

Необхідно вивчити основну номенклатуру комбінаційних схем, найбільш сучасною серією цифрових мікросхем є серія ТТЛШ КР1533.

Мультиплексори займають величезну роль в проектуванні багаторежимних мультиплексированих шин у цифрових пристроях та мікропроцесорних системах.

Основним пристроєм для одержання імпульсної послідовності є кварцовий генератор тактових імпульсів.

2.5.2 Запитання для самоперевірки

2.5.2.1 Розв'язати приклади на складання подвійних чисел:
 $110+011=$, $1000+1001=$, $1010+0101=$.

2.5.2.2 Намалюйте умовні графічні позначки полусуматорів та повного суматора з визначеними вхідними сигналами.

2.5.2.3 Розв'язати приклади на віднімання подвійних чисел:
 $1100-0010=$, $1111-0110=$, $10010-1011=$.

2.5.2.4 Намалюйте структурну схему 4-розрядного паралельного віднімателя, використовуючи 4 повних суматорів та 4 інвертори.

2.5.2.5 Намалюйте структурну схему 4-розрядного паралельного віднімателя, використовуючи 4 повних суматорів та 4 логічних елементів “Виключно ІЛІ” та логічний елемент 4І.

2.5.2.6 Намалюйте структурну схему 12-розрядного компаратора на базі мікросхем КР1533СП1.

2.5.2.7 Привести умовно-графічні позначки мультиплексорів КР1533КП7, КР1533КП14, пояснити функціональне призначення вхідних сигналів.

2.5.2.8 Привести перелік логічних операцій, виконуючих АЛП КР1533ИП3.

2.5.2.9 Привести перелік арифметичних операцій ,виконуючих АЛП КР1533ИПЗ.

2.5.2.10Привести функціональне призначення вхідних сигналів АЛП.

2.5.2.11 Намалювати схему вмикання формувача імпульсів на ІМС КР1533АГЗ для переднього фронту вхідного сигналу.

2.5.2.12 Намалювати схему вмикання формувача імпульсів на ІМС КР1533АГЗ для заднього фронту вхідного сигналу.

2.5.2.13 Намалювати схему автогенератора імпульсів на ІМС КР1533АГ1.

2.6 Тригери

Лекції – 2 години;

Практичні заняття - 1 година;

Лабораторна робота – 4 години;

Самостійна робота – 3 години.

Поняття про елемент пам'яті. Одиниці вимірювання обсягу інформації. Принцип утворення елементів пам'яті, цифрові запам'ятовуючі пристрої з позитивним зворотнім зв'язком.

Асинхронні тригери з роздільним управлінням. Принцип утворення RS-тригеру на елементах Шефера та Пірса, режими роботи, таблиця перемикачів. Розширення функцій RS-тригером. Мікросхема КР1533ТР2.

Синхронні RS-тригери С та Д типів. Принцип утворення, особливості застосування, таблиця перемикачів. Тригери з комбінованим управлінням. Пріоритет асинхронного управління мікросхеми КР1533ТМ2.

Динамічні тригери D та RS-C типів. Особливості функціонування та застосування. Динамічні тригери з комбінованим управлінням.

Лічильний тригер. Принцип дії, утворення на базі динамічних D та RS-C типів тригерів.

Універсальні JK-тригери, E-тригери: утворення, вхідні сигнали, застосування. Мікросхеми КР1533ТВ6, КР1533 ТВ15.

[6.1.1] –ст. 265-332,

[6.1.5]–ст. 61-90,

[6.1.2] –ст.-140-162,

[6.1.1] –ст. 117-122.

2.6.1 Методичні вказівки до вивчення теми

Основним елементом пам'яті у цифрових пристроях є тригери, самими розповсюдженими тригерами являються Д - тригери та JK-тригери, їх структури необхідно вивчити дуже гарно.

2.6.2 Запитання для самоперевірки

2.6.2.1 Пояснити принцип утворення асинхронних тригерів.

2.6.2.2 Пояснити функції вхідних сигналів Д - тригеру КР1533ТМ2.

2.6.2.3 Скласти таблицю перемикань вихідних сигналів RS-тригеру.

2.6.2.4 Скласти таблицю перемикань синхронного RS-тригеру.

2.6.2.5 Скласти таблицю перемикань синхронного D-тригеру.

2.6.2.6 Скласти таблицю перемикань універсального JK-тригеру.

2.6.2.7 Намалювати умовно-графічні позначки тригерів, що мають асинхронні входи RS та CLR.

2.6.2.8 Який вхідний сигнал буде контролювати стан виходів JK - тригеру при одночасному поданні сигналів на синхронний та асинхронний входи.

2.6.2.9 Пояснити принцип запуску JK - тригеру типу ведучий / відомий.

2.6.2.10 Перелічити режими роботи тригеру КР1533ТВ15.

2.7 Цифрові автомати

Лекції – 2 години;

Практичні заняття – 1 година;

Лабораторні роботи – 6 годин;

Самостійна робота - 4 години.

Регістри, їх різновид та класифікація, статичні та динамічні паралельні регістри, особливості характеристик та їх застосування. Мікросхеми КР1533ТМ7, КР1533ТМ8, КР1533ТМ9, К1533ІР22, К1533ІР34.

Зсувні регістри. Побудування зсувних регістрів на основі динамічних D та RSC-тригерів. Перетворення послідовних кодів в паралельні реверсивні зсувні регістри. Мікросхеми КР1533ІР8, КР1533ІР9, КР1533ІР31.

Універсальні регістри, принцип побудування, режими роботи, функціональні можливості. Мікросхеми КР1533ИР11, КР1533ИР16, КР1533ИР37.

Асинхронні лічильники та подільники частоти. Затримка перемикачів, нестійкий стан, обмеження частоти перемикачів та розрядності. Зміна кількості штатних дій та коефіцієнтів ділення частоти. Мікросхеми КР1533ИЕ2, КР1533ИЕ5, КР1533ИЕ8.

Синхронні лічильники та подільники частоти. Принцип побудування та каскадування лічильників. Побудування лічильників з свавільною кількістю штатних дій. Комбіновані синхронні лічильники, їх функціональні особливості. Мікросхеми КР1533ИЕ6, КР1533ИЕ7, КР1533ИЕ10, КР1533ИЕ16, КР1533ИЕ17, КР1533ИЕ20.

[6.1.1] –ст. 456-479,

[6.1.2] –ст. 163-209,

[6.1.5] –ст. 206-260,

[6.1.7] –ст. 344-368.

2.7.1 Методичні вказівки до вивчення теми

Треба уділити достатньо уваги для вивчення принципів побудування паралельних та зсувних регістрів, лічильників та подільників частоти з довільним коефіцієнтом ділення.

2.7.2 Запитання для самоперевірки

2.7.2.1 Намалювати схему 6-розрядного послідовного регістра зсуву праворуч (із тригерів КР1533ТМ9).

2.7.2.2 На якому вході активний сигнал блокує дії інших входів регістру зсуву?

2.7.2.3 Визначити режими роботи універсальних регістрів.

2.7.2.4 Застосування лічильників подвійного коду.

2.7.2.5 Як перетворити підсумовуючий лічильник у віднімаючий ?

2.7.2.6 Намалюйте схему асинхронного лічильника по модулю 8.

2.7.2.7 Намалюйте схему асинхронного лічильника по модулю 11.

2.7.2.9 Перетворити лічильник по модулю 8 у лічильник по модулю 5.

2.7.2.10 Намалюйте схему 8-розрядного лічильника по модулю 256, застосовуючи JK-тригери.

2.8 Запам'ятовуючі пристрої

Лекцій

– 2 години;

Практичних занять – 1 година;

Лабораторних робіт – 2 години;

Самостійна робота – 3 години.

Поняття про обсяг та формат даних, структура та організація ЗП. Роль ЗП в мікропроцесорних пристроях та системах.

Регістрові ОЗП, можливості, структура організації адреси, особливості застосування. Мікросхеми К134РМ1, КР1533РП1, К580ІР82.

Класифікація ОЗП: статичні та динамічні ЗП, їх різноманітність. Методи побудування блоків ЗП заданого формату. Розширення та поглиблення формату ЗП, побудування адресних дешифраторів. Формування шин адреси, даних та управління. Мікросхеми КР541РУ2, К185РУ7, КР537РУ17.

Постійні ЗП (ПЗП) їх класифікація, структура організації ПЗП великої ємності, особливості застосування.

Методи та техніка програмування та стирання інформації. Мікросхеми КР565РТ18, К573РФ8А, КМ1608РТ2, 1601РР3.

[6.1.2] – ст. 256-283, [6.1.5] – ст. 214-229, [6.2.13] – ст. 223-248.

2.8.1 Методичні вказівки до вивчення теми

При вивченні даної теми необхідно засвоїти основну структуру та організацію ЗП, уявити їх роль для збереження інформації на достатньо великий час.

Усі ЗП мають шину організації сигналів адреси та управління, шина даних завжди двонаправлена.

Необхідно ознайомитися с методами надійного програмування та стирання інформації.

2.8.2 Запитання для самоперевірки

2.8.2.1 Як заноситься інформація в ЗП?

2.8.2.2 Привести класифікацію ОЗП.

2.8.2.3 Привести недоліки статичних ОЗП.

2.8.2.4 Перелічити функції сигналів управління мікросхем КР537РУ17, К573РФ8А

2.8.2.5 Застосування ПЗП як генератора цифрових слів.

2.8.2.6 Привести часові діаграми динамічних ОЗП у режимі читання.

2.8.2.7 Привести часові діаграми динамічних ОЗП у режимі запуску інформації.

2.8.2.8 Скласти схему ОЗП з організацією 512Кх8.

2.9 Структури мікропроцесорів

Лекції – 2 години;

Практичні заняття – 1 година;

Лабораторна робота – 2 години;

Самостійна робота – 2 години.

Структурна схема та основні функції елементів мікропроцесорів. Пристрій управління, арифметичний пристрій, акумулятор, регістр прапорців, регістри загального призначення, лічильник команд, показчик стека, регістр команд, формувач слова та стану процесора, сегментні регістри, порти вводу – виводу, таймери.

Основні сигнали та діаграми роботи МП у режимі виконання програм. Взаємодія МП з зовнішніми пристроями за часом процесорного циклу. Функціонування МП у режимі скидання та затримки. Засоби обслуговування припинень. Порівняльна характеристика МП типів КР580ВМ80А, КР1821ВМ85, КР1810ВМ86, КР1830ВЕ31, ВЕ48, ВЕ51.

Архітектурні особливості сучасних мікроконтролерів. МК фірми АТМЕЛ, ПІС - контролери фірми Microchip, МК фірми Motorola.

Структура організації портів вводу-виводу, програмований увід - вивід, увід - вивід за припиненням, пріоритет припинень, увід-вивід з прямим доступом до пам'яті.

Архітектура мікропроцесорів Pentium, RISC-процесорів.

Основні елементи мікропроцесорної системи та їх призначення. Інтерфейси зовнішніх пристроїв. Поняття системної шини, призначення та склад шин адреси, даних та управління. Мультиплексована шина адреси-даних. Основні параметри та характеристики МПС.

[6.1.2] –ст. 284-335, [6.1.4] – (кн.1) ст. 14-139, 245-339,

[6.1.6] –ст. 19-97, [6.2.13] –ст. 94-300, [6.1.7] –ст. 369-417.

2.9.1 Методичні вказівки до вивчення теми

Мікропроцесорну серію КР1810 треба вивчати тільки з метою з'ясування схем побудування та порозуміння режимів роботи взагалі мікропроцесору.

Всі сучасні мікропроцесори мають більш складнішу та універсальну архітектуру, велику продуктивність, можливість взаємодіяти з ОЗП величезного об'єму.

Більшість сучасних мікропроцесорів та мікроконтролерів складаються за RISC-архітектурою, яка характеризується обмеженою кількістю команд, роздільними шинами адреси та даних (зовнішні та внутрішні), застосування обробки інформації конвейсного типу.

Треба добре вивчити структуру, архітектурні особливості, виконання режимів роботи мікропроцесору типу MSC51.

2.9.2 Запитання для самоперевірки

2.9.2.1 Перелічити основні команди мікропроцесору.

2.9.2.2 Перелічити команди пересилки даних.

2.9.2.3 Перелічити арифметичні команди.

2.9.2.4 Перелічити логічні команди.

2.9.2.5 Перелічити команди переходу та виклику підпрограм.

2.9.2.6 Привести структурну схему мікропроцесору КР1810ВМ86.

2.9.2.7 Привести структурну схему PIC-мікроконтролера типу 16C5XX.

2.9.2.8 Привести часові діаграми режиму запису для мікропроцесору MSC51.

2.9.2.9 Перелічити засоби адресації.

2.9.2.10 Як поширює можливості МП стек?

2.9.2.11 Засоби застосування Flash пам'яті у МП.

2.9.2.12 Види стандартизації архітектури мікропроцесорів.

2.9.2.13 Перелічити засоби вимірювання продуктивності МП.

2.9.2.14 Привести структурну схему Pentium MMX, та пояснити функціональні призначення елементів схеми.

2.9.2.15 Привести структурну схему мікропроцесору Pentium Pro та пояснити функціональне призначення елементів схеми.

2.10 Апаратні засоби мікропроцесорних систем

Лекції – 3 години;

Лабораторні роботи – 2 години;

Практичні заняття – 2 години;

Самостійна робота – 4 години.

Генератори фаз, системні контролери та контролери шин. Мікросхеми КР1810ГФ84, КР1810ВГ88.

Інтерфейс паралельного вводу-виводу, програмований паралельний інтерфейс КР580ВВ55А, його структурна схема та програмування. Робота у режимах асинхронного, синхронного та двонаправленого зв'язку.

Інтерфейс послідовного вводу-виводу. Принципи організації асинхронного та синхронного послідовного прийому-передачі даних, програмований послідовний інтерфейс КР580ВВ51 та його структурні особливості, застосування у сучасних МПС.

Контролер клавіатури та індикації. Структурна схема та застосування програмованого контролера клавіатури та індикації КР1810ВВ79.

Контролер дисплея. Структурна схема програмованого контролера дисплея КР1810ВГ75. Забезпечення параметрів рядкової та кадрової синхронізації.

Програмовані таймери. Структурні схеми таймерів КР580ВІ53, КР1810ВІ54, режими роботи, особливості застосування з сучасними МП.

Контролер припинень. Обслуговування припинень за вектором чи за адресою. Структурна схема програмованого контролера припинень КР1810ВН59А. Команди ініціалізації та оперативного управління.

Мікроконтролери AVR серії АТ90 з RISC-архітектурою, мікроконтролер АDuC812 – АDuC 847 фірми Analog Devices.

Засоби програмування та налагодження.

[6.1.4] – ст.171 – 317, [6.1.6] – ст.129 – 199,

[6.1.3] – ст.11 – 133, [6.2.13] – ст.302 – 328.

2.10.1 Методичні вказівки до вивчення теми

При вивченні даної теми треба ясно порозуміти, що значну більшість функцій мікросхем спеціалізованих контролерів виконують універсальні сучасні однокристалні програмовані мікроконтролери з

RISC-архітектурою. Треба ознайомитися з характеристиками та структурними схемами: МК PIC16C5XX, PIC16F8XX, типу ADuC848 фірми Analog Devices, типу MSC51, випускаючих багатьма фірмами, AT90C8XX.

Всі сучасні МК знаходять широке застосування у радіотехнічних системах різноманітного призначення.

2.10.2 Запитання для самоперевірки

2.10.2.1 Привести структурну схему контролеру KP1810BK38, KP1810BK88.

2.10.2.2 Привести структурну схему таймеру KP580BI53.

2.10.2.3 Охарактеризувати режими роботи таймеру KP580BI53.

2.10.2.4 Скласти часові діаграми таймеру до режиму формування вихідних імпульсів заданої тривалості.

2.10.2.5 Привести структурну схему багатоканального вимірювача напруги.

2.10.2.6 Привести структурну схему частотоміру с МК.

2.10.2.7 Привести структурну схему обробки сигналів ЦАР с МК.

2.10.2.8 Привести структурну схему обробки на МК радіолокаційних сигналів.

2.10.2.9 Привести структурну схему застосування МК у системі наведення антен супутникових систем зв'язку.

3 ПЕРЕЛІК ЛАБОРАТОРНИХ РОБІТ І ПРАКТИЧНИХ ЗАНЯТЬ

3.1 Лабораторні роботи, їх назва та обсяг

- 3.1.1 Вивчення лабораторного обладнання – 2 год.
- 3.1.2 Дослідження характеристик лінійних імпульсних ланцюгів – 2 год.
- 3.1.3 Дослідження характеристик релаксаційних пристроїв – 2 год.
- 3.1.4 Дослідження режимів роботи тригера – 2 год.
- 3.1.5 Дослідження характеристик та параметрів ЦАП (K572 ПА1А) – 2 год.
- 3.1.6 Дослідження характеристик та параметрів АЦП (K1113ПВ1) – 2 год.
- 3.1.7 Дослідження характеристик комбінаційних цифрових мікросхем – 4 год.
- 3.1.8 Дослідження характеристик та таблиць перемикачів цифрових автоматів – 2 год.
- 3.1.9 Дослідження режимів роботи арифметико-логічного пристрою K555ИПЗ – 2 год.
- 3.1.10 Вивчення структури процесора KP1810 ВМ86 – 1 год.
- 3.1.11 Вивчення структури мікроконтролера PIC16C84F – 1 год.
- 3.1.12 Дослідження режимів роботи програмованого паралельного інтерфейсу – 2 год.
- 3.1.13 Дослідження характеристик та режимів роботи програмованого таймера KP580ВИ53 – 2 год.
- 3.1.14 Режими та програмування однокристалного мікроконтролера KP1817 ВЕ31 – 4 год.

Практичні заняття, їх назва та обсяг

3.1.15	Параметри імпульсних сигналів	– 1 год.
3.1.16	Диференціюючі та інтегруючі ланцюги	– 1 год.
3.1.17	Статичні та динамічні режими насиченого транзисторного ключа	– 2 год.
3.1.18	Засоби підвищення швидкодії транзисторного ключа. Ненасичені ключі	– 2 год.
3.1.19	Ключі на польових транзисторах	– 1 год.
3.1.20	Мінімізація логічних порівнянь	– 1 год.
3.1.21	Визначення параметрів логічних елементів ТТЛ	– 1 год.
3.1.22	Побудування схем дешифраторів з довільним розподілом	– 1 год.
3.1.23	Побудування схем лічильників та подільників частоти з довільним коефіцієнтом лічення	– 1 год.
3.1.24	Структурна схема мікроконтролера	– 1 год.
3.1.25	Засоби підключення зовнішніх пристроїв ПЗП, ОЗП до МК	– 1 год.
3.1.26	Пристрої оперативного управління та динамічної індикації у мікропроцесорних системах	– 1 год.

4 ПЕРЕЛІК ЗАЛІКОВИХ ТА ЕКЗАМЕНАЦІЙНИХ ЗАПИТАНЬ

4.1 Перелік залікових запитань

4.1.1 Характеристики та параметри імпульсних сигналів.

4.1.2 Рівні цифрового сигналу. Зона невизначених рівнів ТТЛ сигналів.

4.1.3 Різновид позиційних систем лічення, їх характеристики та засоби застосування.

4.1.4 Позиційний подвійний код, перетворення числових значень, розклад чисел по вагомим коефіцієнтам.

4.1.5 Подвійно-десятинний код та його застосування.

4.1.6 Характеристики насиченого транзисторного ключа.

4.1.7 Лінійні імпульсні ланцюги.

4.1.8 Що містить в собі принцип сумісності вхідних та вихідних сигналів ЛЕ?

4.1.9 Перелічити динамічні параметри біполярного транзистора.

4.1.10 Чим визначаються перехідні процеси у транзисторному ключі?

4.1.11 Чому рівні U^0 і U^1 ТТЛ-елементів стали “стандартними” у цифрових пристроях?

4.1.12 У чому особливість структури багатоемітерного транзистора у ТТЛ-елементах ?

4.1.13 Перелічити статичні та динамічні параметри та характеристики ТТЛ- елементів.

4.1.14 Чим пояснюється висока швидкодія ЕЗЛ- елементів?

4.1.15 Провести аналіз статичних характеристик ЕЗЛ-елементів.

4.1.16 В чому переваги елементів КМДП типу?

4.1.17 Для чого використовуються буферні підсилювачі?

4.1.18 Що таке логічні розширювачі?

- 4.1.19 Перелічити схеми, що застосовуються для побудування перетворювачів рівнів.
- 4.1.20 Принцип роботи симетричного мультівібратора.
- 4.1.21 Привести часові діаграми жданого одновібратора.
- 4.1.22 Вибір напруги живлення генератора пилкоподібної напруги з розрядним транзистором.
- 4.1.23 Час устанавлення ЦАП, чим він обумовлений?
- 4.1.24 Чим обумовлений час перетворення АЦП?
- 4.1.25 Типова схема включення інтегрального таймеру КР1006ВИ1.
- 4.1.26 Перелічити основні теореми алгебри логіки.
- 4.1.27 Застосування таблиць Карно для мінімізації логічних функцій.
- 4.1.28 Застосування багатофункціональних логічних елементів (наприклад КР1533ЛР11).
- 4.1.29 Таблиці істинності основних логічних елементів: ЛН1, ЛИ1, ЛЛ1, ЛАЗ, ЛЕ1.
- 4.1.30 Схеми магістральних передавачів та приймачів (КР1533 АП6÷АП16).

4.2 Перелік екзаменаційних запитань

- 4.2.1 Форма та характеристики імпульсних сигналів.
- 4.2.2 Переваги та недоліки цифрових методів обробки інформації.
- 4.2.3 Різновид та характеристики різноманітних систем лічення.
- 4.2.4 Застосування подвійних кодів.
- 4.2.5 Статичні параметри та характеристики транзисторних ключів.
- 4.2.6 Динамічні параметри та характеристики транзисторних ключів. Засоби підвищення швидкодії.
- 4.2.7 Інтегруючі ланцюги, характеристики та застосування.

4.2.8 Диференційовані ланцюги, характеристики та застосування.

4.2.9 Характеристики симетричних мультівібраторів, ланцюги заряду та розряду формуючих ємностей.

4.2.10 Одновібратор з очикуванням, засоби запуску (АГЗ).

4.2.11 Схеми генераторів пилкоподібної напруги та струму.

4.2.12 Характеристики сучасних мікросхем ЦАП.

4.2.13 Характеристики мікросхем АЦП.

4.2.14 Типова схема включення інтегрального таймеру КР1006ВИ1.

4.2.15 Основні функції та теореми алгебри логіки.

4.2.16 Основні логічні елементи, їхні таблиці істинності, логічні порівняння, умовно-графічні позначки.

4.2.17 Основні аксіоми та тотожності алгебри логіки.

4.2.18 Правила побудування та застосування таблиць Карно для мінімізації логічних функцій.

4.2.19 Характеристики та параметри базового елемента ТТЛ.

4.2.20 Характеристики та параметри ЕЗЛ- елемента.

4.2.21 Характеристики та параметри КМДП логічних елементів.

4.2.22 Повторювачі сигналів та елементів з трьома станами.

4.2.23 Параметри та характеристики навантаження магістральних прийомо-передавачів.

4.2.24 Схеми з відкритими колектором, емітером та їх застосування.

4.2.25 Повний 4-х розрядний суматор, входні сигнали, засоби каскадування для підвищення розрядності.

4.2.26 Параметри та характеристики цифрових компараторів.

4.2.27 Різновид дешифраторів та їх застосування.

4.2.28 Характеристики та схеми перетворювачів різноманітних кодів.

4.2.29 Мультиплексори, їх синтез та застосування.

4.2.30 Схеми формувачів та генераторів сигналів на базі застосування мікросхем КР1533АГ1, КР1533АГ3, КР530ГГ1.

4.2.31 Режими роботи, система вхідних сигналів АЛП (КР1533 ИП3, ИП4).

4.2.32 Принцип роботи асинхронних тригерів.

4.2.33 Різновид та порівняльна характеристика тригерів.

4.2.34 Динамічні тригери D, RSC типів.

4.2.35 Принцип дії лічильних тригерів.

4.2.36 Застосування різноманітних схем тригерів.

4.2.37 Особливості застосування паралельних регістрів.

4.2.38 Побудування універсальних регістрів, вхідні сигнали для організації режиму зсуву.

4.2.39 Принципи побудування асинхронних лічильників та дільників частоти.

4.2.40 Принципи побудування синхронних лічильників, функціональні особливості комбінованих синхронних лічильників.

4.2.41 Можливості та принцип побудування регістрових ЗП (запам'ятовуючих пристроїв).

4.2.42 Класифікація та характеристики ОЗП, часові діаграми.

4.2.43 Класифікація та особливості застосування ПЗП.

4.2.44 Методи запису та стирання інформації в ПЗП.

4.2.45 Основні елементи мікропроцесора: процесор, ПЗП, ОЗП, порт вводу – виводу, схема управління – їх функціональні призначення.

4.2.46 Принцип шинної організації МП систем.

4.2.47 Характеристики мультиплексованої шини адресних даних.

4.2.48 Основні параметри МП систем, застосування набору команд процесору.

4.2.49 Різновид інтерфейсів зовнішніх пристроїв.

4.2.50 Основні режими роботи МП.

4.2.51 Часові діаграми роботи МП у режимі виконання програм.

4.2.52 Структурна схема програмованого паралельного інтерфейсу КР580ВВ55А.

4.2.53 Структурна схема та характеристики програмованих таймерів КР580ВІ53, КР1810ВІ54.

4.2.54 Структура програмованого інтерфейсу послідовного вводу-виводу КР580ВВ51А.

4.2.55 Засоби обслуговування припинень.

4.2.56 Особливості побудування сучасних однокристальних мікроконтролерів.

4.2.57 Методи організації вводу-виводу з портами МК.

4.2.58 Застосування МК, як цифрового пристрою.

4.2.59 Система команд МП.

4.2.60 Системне програмне забезпечення.

4.2.61 Засоби програмування та налагодження МП систем.

5 КОНТРОЛЬНІ ЗАВДАННЯ

По даній дисципліні виконується 2 контрольні роботи. Кількість задач, що вирішуються та їх номери для кожної групи призначає викладач. Номер варіанту визначається порядковим номером студента в списку групи. Умови задач і варіанти даних надаються далі. Рішення кожної задачі повинно супроводжуватись наявністю принципової схеми та часових діаграм, пояснюючих принцип дії схеми.

Контрольна робота №1 – зад. 5.1-5.10, контрольна робота №2 – зад. 5.11-5.26.

Задача 5.1

Розрахувати характеристики транзисторного ключа з прискорюючим конденсатором C_1 , побудованому на транзисторі VT_1 заданого типу та визначити його швидкодією $t_{вкл}$, $t_{викл}$, якщо на вхід подана напруга прямокутної форми з заданими параметрами $E_{Г1}$, $E_{Г2}$, $R_Г$ та $E_к$. Ключ має навантаження R_5, C_2 R_1 – внутрішній опір генератора.

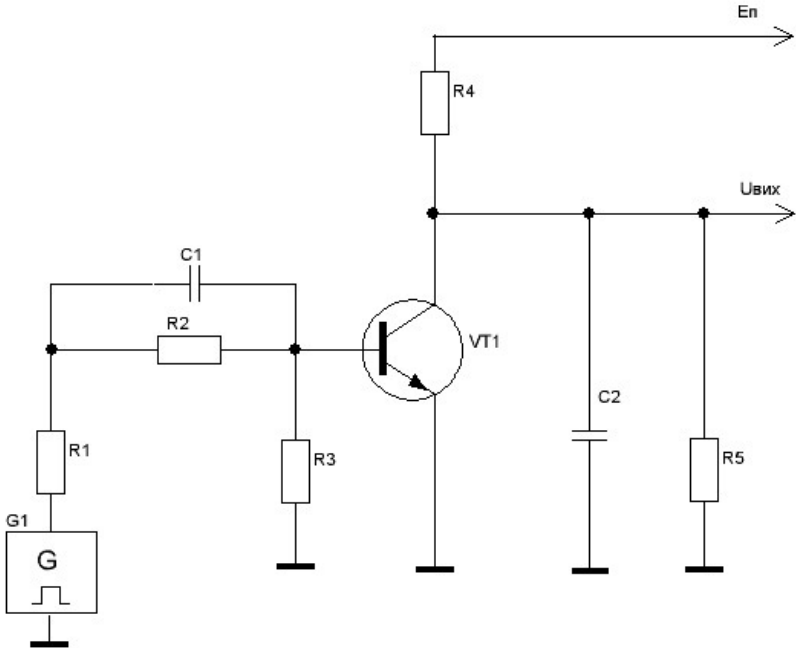


Рисунок 5.1 – Схема ключа

Таблиця 5.1 – Початкові дані до задачі 5.1

№ вар.	$E_{Г1}$, В	$E_{Г2}$, В	$R_Г$, кОм	Тип транзистора	$E_к$, В	$R_н$, кОм	$C_н$, пФ
1	1,5	0,1	0,1	КТ306А	6	5,1	10
2	2,2	0,5	0,2	КТ312Б	9	7,5	20
3	3,5	0,4	0,3	ГТ313А	10	9,1	15

4	2,5	1,0	0,15	КТ339	12	10	47
5	2,4	-0,5	0,33	КТ325В	15	12	33
6	2,7	0,7	0,47	КТ326Б	-10	8,2	56
7	3,0	0,5	0,68	КТ358Б	12	2,2	20
8	3,3	1,2	0,62	КТ3130Г	10	4,3	30
9	3,6	1,35	0,15	КТ3102А	15	1,0	330
10	4,2	-0,1	0,13	КТ385АМ	9	0,470	100
11	4,5	-0,2	0,20	КТ363Б	-12	1,5	22
12	4,75	0,9	0,22	КТ369Б	24	2,7	36
13	5,0	1,25	0,56	КТ345Б	-15	0,75	56
14	3,7	0,6	0,75	КТ342	7,5	3,6	43
15	2,6	0,8	0,51	КТ373А	10	3,3	47
16	1,7	-0,5	0,33	КТ370А	9	5,6	15
17	3,4	-0,2	0,62	КТ399А	12	4,7	10
18	4,8	0,45	0,82	КТ366А	16	0,68	220
19	5,2	0,7	0,91	КТ333Г	18	0,91	470
20	5,5	0,8	0,47	КТ316Д	10	1,1	330
21	6,3	1,1	0,12	КТ3117А	12	0,300	51

Задача 5.2

Розрахувати елементи тригеру Шмітта на БТ, працюючого в якості формувача прямокутних позитивних імпульсів з амплітудою $U_{\text{вих}}$ і тривалістю $t_{\text{вих}}$ з вхідного сигналу синусоїдальної форми з амплітудою $U_{\text{вхм}}$.

Температура навколишнього середовища $T_0=20^{\circ}\text{C}$, $T_{\text{max}}=+65^{\circ}\text{C}$.

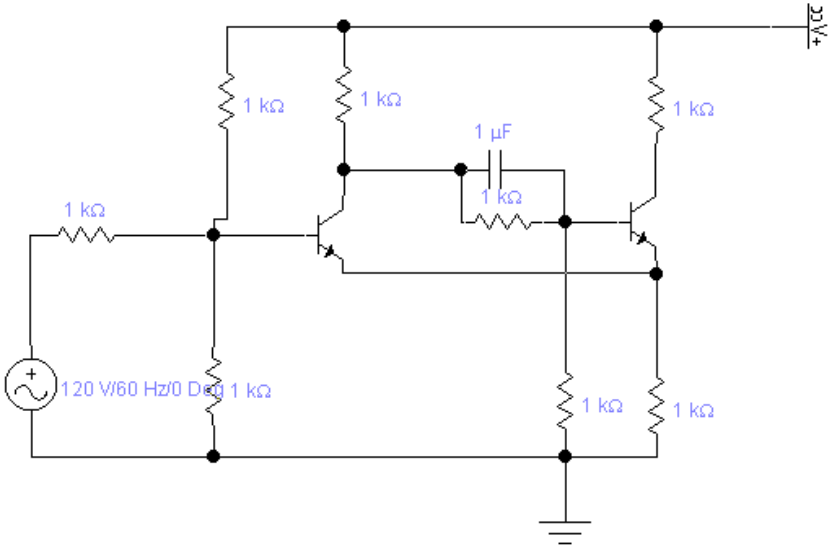


Рисунок 5.2 – Схема формувача імпульсів

Таблиця 5.2 – Початкові дані до задачі 5.2

№ вар.	$U_{ВХМ}$, В	R_r , кОм	Тип Транзисторів	R_{II} , кОм	$t_{ВИХ}$, мс
1.	5	0,1	КТ312А	10	5
2.	7	0,2	КТ333А	2	0,07
3.	6	0,3	КТ339А	1,6	0,08
4.	9	0,15	КТ306Б	1,3	0,068
5.	3	0,22	КТ325А	1	0,009
6.	4	0,33	КТ326А	2,2	0,072
7.	5	0,43	КТ366А	2,7	0,051
8.	6	0,47	КТ399А	0,3	0,001
9.	7	0,56	КТ373Б	1,5	0,44
10.	2,5	0,16	КТ316Б	1,8	0,1
11.	3,5	0,24	КТ363Б	2,4	0,22
12.	4,5	0,27	КТ3102А	0,51	0,01
13.	5,5	0,33	КТ3107Б	0,62	0,02
14.	6,5	0,39	КТ358Б	0,39	0,03
15.	7,5	0,51	КТ3117Б	0,360	0,04

16.	10	0,75	КТ345В	0,470	0,06
17.	8	1	КТ201Б	15	10
18.	6	1,5	КТ208М	20	20
19.	4	0,1	КТ342	2,4	2
20.	2	0,15	КТ385БМ	3	1,1
21.	3,5	0,25	КТ369А	0,22	0,005

Задача 5.3

Визначити порогові напруги спрацьовування та відпускання у схемі тригера Шмітта на ОП заданого типу. Задані параметри схеми $U_{оп}$, R_1 , R_2 , $U_{вих макс}^{\pm}$.

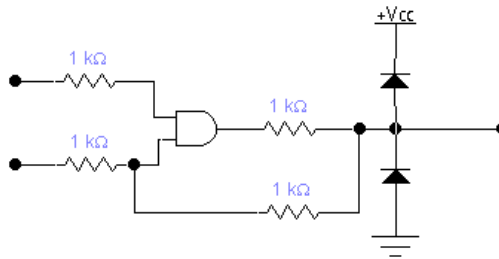


Рисунок 5.3 – Схема компаратора на ОП

Таблиця 5.3 – Початкові дані до задачі 5.3

№ ва р.	$U_{оп}, В$	$R_1, кОм$	$R_2, кОм$	$U_{вих макс}^+, В$	$U_{вих макс}^-, В$	Тип ОП
1.	0,75	0,47	4,7	12	-12	140УД6
2.	0,87	0,75	75	11	-11	140УД7
3.	1,0	1,0	10	10	-10	140УД8
4.	1,1	1,2	24	+1	-1	140УД13
5.	1,2	1,3	26	11	-11	140УД20
6.	1,35	1,5	30	9	-9	140УД22
7.	1,5	2,0	20	10	-10	153УД3
8.	1,6	2,2	22	9	-9	153УД2

9.	1,75	2,4	48	10	-10	153УД5
10.	1,9	2,7	54	8,5	-8,5	544УД2
11.	2,0	3,0	60	9,5	-9,5	551УД1
12.	2,2	1,1	110	10	-10	551УД2
13.	2,6	1,3	2,6	+6,5	-6,5	1407УД2
14.	3,0	1,5	22,5	10	-10	544УД1
15.	3,3	1,8	36	10	-10	574УД1
16.	3,5	2,0	100	11	-11	574УД2
17.	4,0	2,2	110	12	-12	157УД1
18.	4,5	2,4	24	13	-13	157УД2
19.	5,0	2,7	27	+4	-4	1407УД3
20.	5,5	3,0	60	+0,75	-0,75	1407УД4
21.	3,7	3,3	115	+3	-3	1407УД1

Задача 5.4

Розрахувати елементи схеми автоколивального мультівібратора та вибрати типи транзисторів, що генерують прямокутні імпульси з амплітудою $U_{\text{вих}}$, тривалістю $t_{\text{ц}}$, частотою F на опорі навантаження $R_{\text{н}}$.

Робочий діапазон температур оточуючого середовища $+20^{\circ}\text{C} \div +65^{\circ}\text{C}$. Оцінити нестабільність частоти імпульсів, що генеруються, як зміниться частота мультівібратору, якщо базові резистори R_1 , R_2 підключити до джерела живлення E_0 , визначити мінімально можливе значення E_0 , при якому МВ зберігає працездатність.

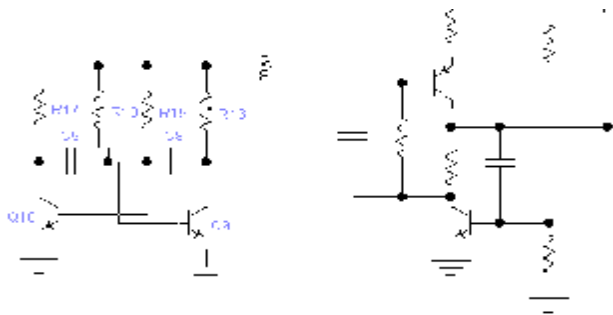


Рисунок 5.4 – Схеми автоколивальних мультивібраторів

Таблиця 5.4 – Початкові дані до задачі 5.4

№ вар.	$U_{\text{вих}}, \text{В}$	$t_{\text{н}}, \text{мкс}$	$F, \text{кГц}$	$R_{\text{н}}, \text{ком}$	$E_{\text{к}}, \text{В}$	$E_0, \text{В}$
1.	1,5	10	90	0,47	3	2,2
2.	2,0	20	45	0,56	4,5	3,0
3.	2,5	30	31	0,68	5	3,3
4.	3,0	40	22	0,75	5	4,4
5.	3,5	50	17,5	0,82	6,3	6,0
6.	4,0	60	14,3	0,91	6,3	5,0
7.	4,5	70	13,5	1,0	7,5	6,0
8.	5,0	80	11,5	1,1	9	5,0
9.	5,5	90	10	1,2	9	9,0
10.	6,0	100	9,0	1,3	10	7
11.	6,5	33	30	1,5	10	8
12.	7,0	47	20	1,6	12	10
13.	7,5	56	15	1,8	12	11
14.	8,0	68	13,8	2,0	15	12
15.	8,5	75	12,1	2,2	15	15
16.	9,0	200	4,5	2,7	16	10
17.	9,5	300	3,1	3,3	18	6
18.	10,0	400	2,2	3,9	18	18
19.	10,5	500	1,8	4,3	20	9
20.	11,0	600	1,2	5,1	22	11

Задача 5.5

Вибрати схему, тип транзисторів та розрахувати елементи та характеристики генератора лінійно-нарастаючої напруги, що забезпечує при відключеному навантаженні слідуєчі характеристики $K_{\text{н}}$, $t_{\text{ох}}$, $U_{\text{м}}$. Час формування тривалості прямого ходу $t_{\text{пр}}$ забезпечується

подаванням управляючого сигналу з параметрами E_r , R_r , t_u . Діапазон робочих температур $+20^{\circ}\text{C} \div +65^{\circ}\text{C}$. Як видозміняться характеристики K_n , t_{ox} , U_m при підключенні навантаження R_n , C_n . Визначити мінімально досяжний коефіцієнт нелінійності схеми, якщо технологічний розкид параметрів елементів становить δ_R і δ_c .

Таблиця 5.5 – Початкові дані до задачі 5.5

№ ва р.	E_r , В	R_r , кОм	t_u , мкс	K_n , %	t_{ox} , мкс	U_m , В	R_n , кОм	C_n , пФ	δ_R , %	δ_c , %
1.	1,5	0,5	100	1	11	2,0	10	10	5	10
2.	2,0	0,68	150	1,5	20	2,5	15	20	5	5
3.	2,5	0,75	200	2,0	30	3,0	22	30	2	2
4.	3,0	0,91	250	2,5	15	3,5	27	50	2	5
5.	3,5	1,2	300	3,5	20	4,0	30	100	5	5
6.	4,0	1,5	350	4,5	25	4,5	47	200	2	20
7.	4,5	1,3	400	5,5	30	5,0	51	120	5	10
8.	5,0	2,0	450	6,5	35	5,5	62	240	10	5
9.	5,5	1,8	550	7,5	40	6,0	75	75	20	2
10.	6,0	1,0	600	8,5	50	6,5	82	68	5	2
11.	6,5	2,2	700	9,5	60	7	100	33	2	10
12.	7,0	2,4	900	10,5	80	8	120	47	5	10
13.	7,5	2,7	100	11,5	70	10	150	51	10	10
14.	8,0	3,0	125	3	6	5	43	68	2	5
15.	8,5	3,3	220	4	10	6	56	75	5	10
16.	9,0	3,6	275	5	12	7	22	56	10	20
17.	9,5	3,9	660	6	72	8	33	20	2	20
18.	10,0	2,7	820	7	91	9	47	30	5	10
19.	10,5	3,3	950	8	100	10	51	40	10	5
20.	11,0	4,7	125	9	110	12	91	100	5	2
21.	12,0	5,1	150	10	120	15	100	120	10	5

Задача 5.6.

Скласти схему ЦАП, вибрати мікросхему та її параметри згідно заданих характеристик $t_{уст}$, N – кількість розрядів, амплітуда вихідного сигналу $U_{вих}$, $I_{вих}$.

Таблиця 5.6 – Початкові дані до задачі 5.6

№ вар.	N	$t_{уст}$, мкс	$U_{вих}$, В	$I_{вих}$, мА
1.	16	30	10	—
2.	14	5	5	—
3.	12	10	10	—
4.	10	5	22	—
5.	8	0,01	—	1
6.	6	0,01	2,56	—
7.	18	10	5,12	—
8.	16	15	2,56	—
9.	13	15	10,24	—
10.	12	0,4	—	1
11.	10	0,08	—	2
12.	8	0,02	—	4
13.	6	1	3	—
14.	16	30	—	4
15.	13	15	6	—
16.	12	3,5	—	2
17.	10	10	10,24	—
18.	8	5	20,48	—
19.	16	3,0	5	—
20.	12	0,4	—	1,5
21.	8	0,02	—	2,5

Задача 5.7

Вибрати мікросхему та скласти схему АЦП згідно заданих характеристик: $t_{пр}$, N, $U_{вх\ max}$. Привести часові діаграми роботи схеми.

Таблиця 5.7 – Початкові дані до задачі 5.7

№ вар.	N	$t_{пр}$, мкс	$U_{вх\ max}$, В	Кількість каналів $K_{ан}$
1.	4	0,02	-2,048÷+2,048	—
2.	6	0,1	-2,1÷0,1	—
3.	8	0,02	-2÷2	—
4.	10	30	0÷20,48	2
5.	12	170	1,024	4
6.	16	2	0÷5,12	6

7.	4	0,02	-2,1÷0	—
8.	6	0,03	-2,56÷+2,56	—
9.	8	0,1	-1,024÷+1,024	—
10.	10	30	0÷10,24	1
11.	12	170	0÷10	8
12.	4,5	0,33с	0÷2	4
13.	16	25	-2,56÷0	4
14.	4	7,5	0÷5	4
15.	6	0,1	-0,512÷+2,048	—
16.	8	0,03	0÷1,5	—
17.	10	0,9	0÷3	4
18.	12	30	0÷5,12	2
19.	3,5	0,33с	-1÷+1	—
20.	16	0,01	-2,86÷0	—
21.	18	0,13	-2,86÷0	—

Задача 5.8

Розрахувати елементи схеми мультівібратора, який виконаний на одноктактному інтегральному таймері КР1006ВИ1, якщо задані характеристики вихідного сигналу t_u – тривалість імпульсу, t_n – тривалість паузи, діапазон робочих температур $T_0 = +20^{\circ}\text{C}$, $T_{\max} = +65^{\circ}\text{C}$. Провести оцінку впливу T_{\max} на частоту генерації f , визначити f_0 , Q .

Таблиця 5.8 – Початкові дані до задачі 5.8

№ вар.	t_u , мкс	t_n , мкс	$U_{\text{вих}}$, В
1.	0,2	0,5	2,5
2.	0,3	0,1	3,5
3.	0,4	0,2	5
4.	0,5	0,5	4
5.	0,7	2	2
6.	1,0	3	6
7.	1,5	0,4	7,5
8.	2,0	2,0	9
9.	2,5	0,75	10
10.	4	2	12
11.	5	10	15
12.	7	15	2

13.	10	10	3
14.	20	40	4
15.	30	60	5
16.	40	13	6
17.	50	500	7
18.	100	25	9
19.	200	200	10
20.	300	900	12
21.	500	500	15

Задача 5.9

Показати число N у наступних позиційних системах кодів: пряма подвійна, додаткова подвійна, восьмирічна, шістнадцятирічна, подвійно десятинна. Зробити перевірки.

Таблиця 5.9 – Початкові дані до задачі 5.9

№ вар.	1	2	3	4	5	6	7	8	9	10	
Число N	1107	1364	1508	1793	2144	2379	2501	2764	2983	3652	
№ вар.	11	12	13	14	15	16	17	18	19	20	21
Число N	4079	4583	5469	5937	6043	7184	7526	8024	8548	8935	9746

Задача 5.10

Визначити головні статичні параметри базового ТТЛ елемента заданої серії XXX: $R_{вх}^0$, $R_{вх}^1$, $R_{вих}^0$, $R_{вих}^1$, $R_{вхср}$, $R_{вихср}$, $I_{вих}^0$, $I_{вих}^1$, $I_{вих}^0$, $I_{пот}^1$, $I_{пот}^0$, $P_{пот}^1$, $P_{пот}^0$, $P_{пот\ ср}$. Побудувати вхідну та вихідну характеристики заданого елемента при різних рівнях вихідного сигналу.

Таблиця 5.10 – Початкові дані до задачі 5.10

№ вар.	1	2	3	4	5	6	7	8	9	10	11
Серія ТТЛ	K106	K130	K131	K155	K530	K531	K533	KP1533	K1531	K500	K1500

№ вар.	12	13	14	15	16	17	18	19	20	21
Серія ТТЛ	K133	KP1533	K555	K533	K531	K138	K155	KP15333	KP1554	K555

Задача 5.11

Намалювати умовно-графічне позначення мікросхеми заданого типу, описати систему вхідних сигналів, скласти логічну функцію для вихідного сигналу в аналітичному вигляді $Y=F(X,E,C,D)$.

Таблиця 5.11 – Початкові дані до задачі 5.11

№ вар.	1	2	3	4	5	6	7	8
Тип мікросхеми	KP1533 ТВ15	KP1533 ИЕ14	KP1533 ИЕ18	KP1533 ИР37	KP1531 ИЕ7	K555 КП11А	KP1533 ИД6	KP1533 КП14

№ вар.	9	10	11	12	13	14	15	16
Тип мікросхеми	K1533 ИР34	KP1533 ИД7	KP1533 ИЕ9	KP1533 ИР22	KP1533 ТМ2	KP1533 КП12	KP1531 ТВ10	KP1533 ИД4

№ вар.	17	18	19	20	21
Тип мікросхеми	K1533 АГ1	KP1533 ИП3	KP1533 АП16	KP1533 ИР39	KP1533 ИР16

Задача 5.12

За заданим записом логічної функції у аналітичному вигляді $y = f(x_1, x_2, x_3, x_4)$ побудувати схему цифрового логічного пристрою, що виконує обробку вхідних логічних сигналів x_1, x_2, x_3, x_4 у заданій системі потенціалів.

Таблиця 5.12 – Початкові дані до задачі 5.12

1.	$Y = X_1 X_2 \bar{X}_3 X_4 + X_1 X_2 \bar{X}_3 \bar{X}_4 + X_1 X_2 X_3 \bar{X}_4 + X_1 X_2 X_3 X_4$	ВП
2.	$\bar{Y} = X_1 X_2 \bar{X}_3 X_4 + X_1 \bar{X}_2 \bar{X}_3 X_4 + X_1 \bar{X}_2 X_3 \bar{X}_4 + X_1 X_2 X_3 X_4$	НП
3.	$Y = X_1 X_2 \bar{X}_3 \bar{X}_4 + X_1 \bar{X}_2 X_3 \bar{X}_4 + X_1 \bar{X}_2 X_3 X_4 + X_1 X_2 X_3 X_4$	ВП
4.	$\bar{Y} = \bar{X}_1 X_2 \bar{X}_3 X_4 + X_1 X_2 X_3 \bar{X}_4 + X_1 X_2 X_3 \bar{X}_4 + X_1 X_2 X_3 X_4$	НП

5.	$Y = (X_1 + X_2 + X_3 + X_4) (X_1 + X_2 + X_3 + X_4) (X_1 + X_2 + X_3 + X_4) (X_1 + X_2 + X_3 + X_4)$	ВП
6.	$Y = (\bar{X}_1 + X_2 + X_3 + X_4) (X_1 + \bar{X}_2 + X_3 + X_4) (X_1 + \bar{X}_2 + X_3 + X_4) (X_1 + X_2 + X_3 + X_4)$	ВП
7.	$Y = (X_1 + X_2 + X_3 + X_4) (X_1 + X_2 + X_3 + X_4) (X_1 + X_2 + X_3 + X_4) (X_1 + X_2 + \bar{X}_3 + X_4)$	НП
8.	$Y = (X_1 + \bar{X}_2 + X_3 + X_4) (X_1 + \bar{X}_2 + \bar{X}_3 + X_4) (X_1 + X_2 + X_3 + \bar{X}_4) (X_1 + X_2 + X_3 + X_4)$	НП
9.	$Y = \bar{X}_1 X_2 X_3 \bar{X}_4 + X_1 X_2 X_3 X_4 + \bar{X}_1 \bar{X}_2 X_3 \bar{X}_4 + X_1 X_2 X_3 X_4$	ВП
10.	$\bar{Y} = X_1 \bar{X}_2 \bar{X}_3 X_4 + X_1 X_2 X_3 \bar{X}_4 + \bar{X}_1 X_2 \bar{X}_3 X_4 + X_1 X_2 X_3 X_4$	НП
11.	$\bar{Y} = X_1 X_2 X_3 \bar{X}_4 + X_1 X_2 X_3 X_4 + \bar{X}_1 \bar{X}_2 \bar{X}_3 X_4 + X_1 X_2 X_3 X_4$	ВП
12.	$\bar{\bar{Y}} = \bar{X}_1 X_2 \bar{X}_3 X_4 + X_1 \bar{X}_2 \bar{X}_3 X_4 + X_1 X_2 X_3 \bar{X}_4 + X_1 X_2 X_3 X_4$	НП
13.	$Y = (\bar{X}_1 + \bar{X}_2 + \bar{X}_3 + X_4) (X_1 + \bar{X}_2 + \bar{X}_3 + X_4) (X_1 + \bar{X}_2 + X_3 + X_4) (X_1 + X_2 + X_3 + X_4)$	ВП
14.	$Y = (X_1 + \bar{X}_2 + X_3 + X_4) (\bar{X}_1 + \bar{X}_2 + X_3 + X_4) (X_1 + \bar{X}_2 + \bar{X}_3 + \bar{X}_4) (X_1 + X_2 + X_3 + X_4)$	НП
15.	$Y = (\bar{X}_1 + X_2 + \bar{X}_3 + X_4) (X_1 + \bar{X}_2 + X_3 + X_4) (X_1 + \bar{X}_2 + X_3 + \bar{X}_4) (X_1 + X_2 + X_3 + X_4)$	ВП
16.	$Y = (X_1 + \bar{X}_2 + \bar{X}_3 + X_4) (X_1 + X_2 + \bar{X}_3 + X_4) (X_1 + X_2 + \bar{X}_3 + \bar{X}_4) (X_1 + X_2 + X_3 + X_4)$	НП
17.	$\bar{Y} = X_1 X_2 X_3 \bar{X}_4 + X_1 X_2 X_3 X_4 + \bar{X}_1 \bar{X}_2 \bar{X}_3 \bar{X}_4 + X_1 X_2 X_3 X_4$	ВП
18.	$\bar{Y} = X_1 X_2 \bar{X}_3 \bar{X}_4 + X_1 X_2 X_3 \bar{X}_4 + \bar{X}_1 \bar{X}_2 X_3 \bar{X}_4 + X_1 X_2 X_3 X_4$	ВП
19.	$\bar{Y} = X_1 \bar{X}_2 X_3 X_4 + X_1 X_2 \bar{X}_3 X_4 + \bar{X}_1 \bar{X}_2 \bar{X}_3 \bar{X}_4 + X_1 X_2 X_3 X_4$	НП
20.	$Y = \bar{X}_1 X_2 \bar{X}_3 \bar{X}_4 + X_1 \bar{X}_2 X_3 X_4 + \bar{X}_1 X_2 \bar{X}_3 \bar{X}_4 + X_1 X_2 X_3 X_4$	НП
21.	$\bar{Y} = \bar{X}_1 X_2 X_3 \bar{X}_4 + X_1 X_2 \bar{X}_3 \bar{X}_4 + \bar{X}_1 \bar{X}_2 \bar{X}_3 \bar{X}_4 + X_1 X_2 X_3 X_4$	ВП

Задача 5.13

За заданою логічною функцією $y = f(x_1, x_2, x_3, x_4)$ побудувати таблицю Карно та мінімізувати функцію y . У заданому базисі логічних елементів побудувати схему цифрового пристрою комбінаційного типу, виконуючого обробку вхідних логічних сигналів x_1, x_2, x_3, x_4 у системі високих потенціалів.

Логічну функцію узяти із задачі 5.12.

Таблиця 5.13 – Початкові дані до задачі 5.13

№ вар.	1	2	3	4	5	6	7	8	9	10	11	12	13
Базис ЛЕ	I-HE	ЛП-HE	I-HE	ЛП-HE	I-HE	I-HE	ЛП-HE	ЛП-HE	I-HE	I-HE	ЛП-HE	ЛП-HE	I-HE

№ вар.	14	15	16	17	18	19	20	21
Базис ЛЕ	I-HE	ЛП-HE	I-HE	ЛП-HE	I-HE	I-HE	ЛП-HE	ЛП-HE

Задача 5.14

Побудувати принципову схему цифрового m -розрядного пристрою заданої структури, за наявності x входів та y виходів. Треба застосовувати ІМС меншої розрядності. Визначити параметри та функції вхідних та управляючих сигналів. Скласти таблицю істинності або перемикаць.

Таблиця 5.14 – Початкові дані до задачі 5.14

№ вар.	m_1	x	y	Структура пристрою
1.	8	8	8	Циф. компаратор
2.	16	16	16	Повний суматор
3.	8	4	8	Лічильник 2-й
4.	32	5	32	Дешифратор
5.	1	16	1	Мультиплексор
6.	48	1	48	Регістр зсуву
7.	32	32	32	Парал. регістр
8.	8	8	8	АЛП
9.	16	16	16	Циф.компаратор
10.	8	8	8	Повний суматор
11.	16	4	16	Лічильник 2-й
12.	64	6	64	Дешифратор

13.	16	16	16	АЛП
14.	16	16	16	Парал. реєстр
15.	128	7	128	Дешифратор
16.	12	12	12	Лічильник 2/10
17.	24	24	24	Парал. реєстр
18.	16	8	16	ПЗП
19.	32	8	32	ОЗП
20.	1	32	1	Мультиплексор
21.	256	8	256	Дешифратор

Задача 5.15

Розрахувати елементи R_1 , R_2 узгодженого подільника для протяжної лінії зв'язку дискретних сигналів між виходом передавача та входом приймача, виконаних на логічних елементах, заданого типу.

Задано тип лінії, її довжина l , напруга живлення $E_{п}$.

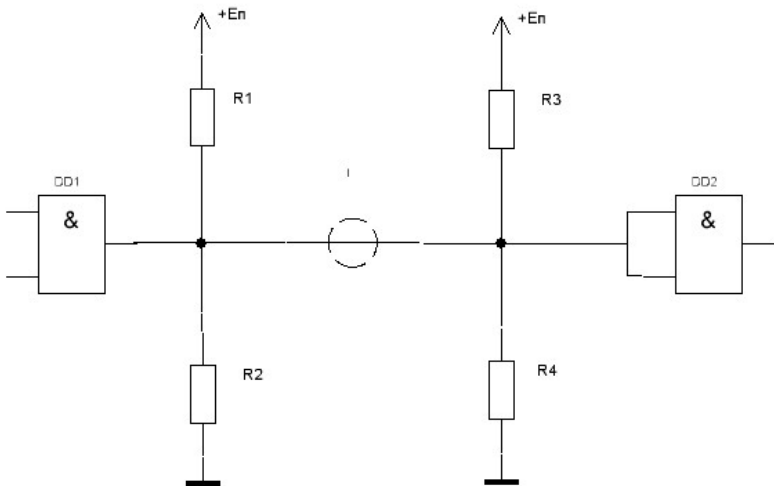


Рисунок 5.5 – Схема лінії зв'язку

Таблиця 5.15 – Початкові дані до задачі 5.15

№ вар.	Е _п , В	Тип ЛЕ	l, м	Тип лінії
1.	3	КР1533 АП6	3	плоский ЖГУТ
2.	4	КР1531 ЛН8	4	вита пара
3.	5	КР1533 АП3	5	плоский ЖГУТ
4.	6	КР1554 АП20	6	вита пара
5.	3,3	КР1531 АП16	8	плоский ЖГУТ
6.	4,5	КР1533 АП9	10	вита пара
7.	5,5	КР1533 АП5	15	плоский ЖГУТ
8.	6,3	КР1554 АП5	20	вита пара
9.	3	КР1533 ЛА22	25	кабель РК-50
10.	4	К533 ЛН10	30	плоский жгут
11.	5	КР1533 ЛЕ11	35	вита пара
12.	6	КР1554 АП10	50	кабель РК-75
13.	3,5	КР1533 ИР34	100	вита пара в екрані
14.	4,5	КР1533 ИР37	150	кабель РК-50
15.	5,25	КР1533 АП15	200	кабель РК-50
16.	6,3	КР1554 АП3	250	вита пара в екрані
17.	7,5	КР1554 АП4	300	кабель РК-50
18.	3	КР1533 ЛА10	350	кабель РК-100
19.	4	КР1531 ЛА13	400	кабель РК-75
20.	5	КР1533 АП5	450	кабель РК-50
21	5	КР1533 АП6	500	кабель РК-75

Задача 5.16

Вибрати тип ЛЕ та розрахувати RC елементи формувачів імпульсів та елементу затримки на елементах 2І-НЕ, якщо задані: тривалість імпульсу на виході t_u , тривалість часу затримки $t_{зтр}$, частота повтору вхідних сигналів $f_{вх}$.

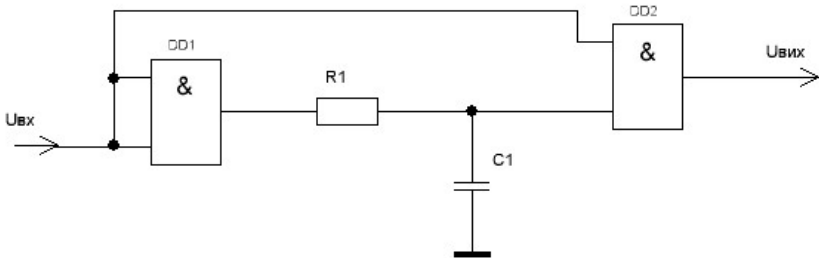


Рисунок 5.6 – Схеми елементу затримки та формувача імпульсів

Таблиця 5.16 – Початкові дані до задачі 5.16

№ вар.	$f_{вх}$, МГц	$t_{зтр}$, нс	t_u , нс
1.	0,17	30	5000
2.	0,31	50	3000
3.	0,47	70	2000
4.	0,9	100	1000
5.	4,5	200	100
6.	3	150	300
7.	2	250	500
8.	22	350	400
9.	20	300	50
10.	2,1	450	25
11.	1,6	400	550
12.	1,6	550	450
13.	1,8	500	120
14.	1,55	650	175
15.	1,5	600	75

16.	1,0	750	250
17.	1,2	700	350
18.	1,0	850	330
19.	1,1	800	220
20.	1,0	950	150
21.	0,85	1000	30

Задача 5.17

Для заданої частоти f_r вибрати тип логічного елемента та побудувати схему релаксаційного генератора імпульсів для навантаження R_n , C_n .

Таблиця 5.17 – Початкові дані до задачі 5.17

№ вар.	Частота генератору f_r , МГц	R_n , Ом	C_n , пф
1.	1,0	1500	330
2.	2,0	750	470
3.	4,0	680	220
4.	5,0	510	160
5.	10,0	400	100
6.	20,0	300	60
7.	40,0	220	40
8.	66,0	150	20
9.	100,0	100	10
10.	133,0	75	6,2
11.	2,0	1000	200
12.	4,0	820	150
13.	8,0	620	100
14.	16,0	390	75
15.	22,0	270	22
16.	24,0	130	12
17.	30,0	175	15
18.	7	2200	180
19.	9	1800	130
20.	11	1600	110
21.	13	1300	82

Задача 5.18

Спроекувати ОЗП заданого об'єму A та розрядності N , із модулів A_m , N_m . Побудувати часові діаграми при виконанні операцій читання з пам'яті та запису в пам'ять.

Таблиця 5.18 – Початкові дані до задачі 5.18

№ вар.	A, слів	N	A_m , слів	N_m	Тип модуля
1.	64	4	16	4	K1802 IP1
2.	128	16	32	8	K1002 IP1
3.	32	8	8	4	K561 IP11
4.	64	8	4	4	K561 IP12
5.		18	32	9	K1800 PП6
6.	64К	4	16К	1	K565 PУ3
7.	256К	6	64К	1	K565 PУ5
8.	32К	8	4К	1	K537 PУ2
9.	16К	24	2К	8	K537 PУ8
10.	4К	10	1К	4	K537 PУ13
11.	128К	16	64К	8	K537 PУ17
12.	512	12	64	1	K185 PУ3
13.	1К	8	256	1	K185 PУ4
14.	48К	24	2К	8	K581 PУ1
15.	16К	8	4К	4	K581 PУ2
16.	32К	4	16К	1	K565 PУ6
17.	1М	13	256К	1	K565 PУ7
18.	16К	6	4К	1	K541 PУ1А
19.	8К	8	1К	4	K541 PУ2А
20.	64К	4	16К	1	K541 PУ3А
21.	24К	24	2К	8	K537 PУ19А

Задача 5.19

На рис 5.7 представлена комбінаційна схема, для якої необхідно визначити максимальну затримку розповсюдження сигналу від входу X до виходу Y , якщо на вході діє перепад вхідного сигналу від низького рівня до високого рівня, застосовуючи наступні дані: $t_{здр10}$ – час затримки розповсюдження сигналу при включенні ЛЕ; $t_{здр01}$ – час затримки розповсюдження сигналу при виключенні ЛЕ; X_1, X_2, X_3 – задані логічні рівні на входах ЛЕ.

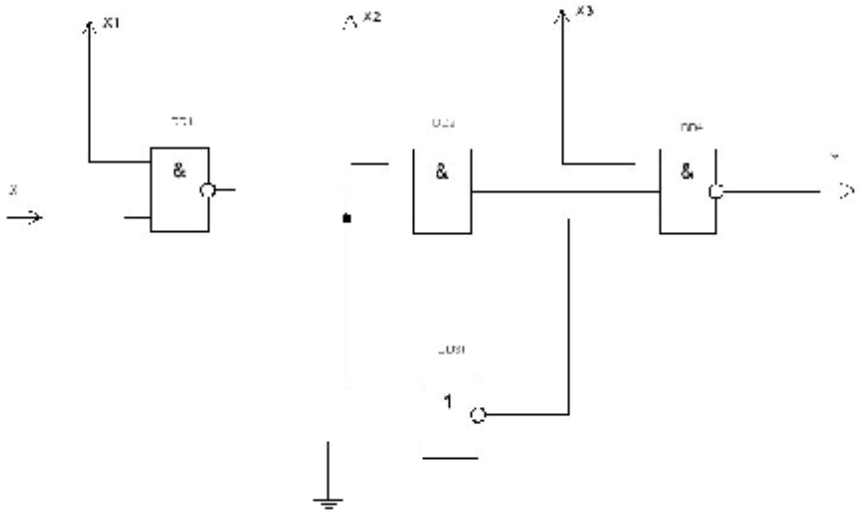


Рисунок 5.7- Комбінаційна схема

Таблиця 5.19 – Початкові дані до задачі 5.19

№ вар.	X1	X2	X3	$t_{здp10}$, нс	$t_{здp10}$, нс
1	1	1	1	1	2
2	1	1	0	2	3
3	0	0	1	3	3
4	1	1	0	4	6
5	1	0	1	5	5
6	1	1	1	7	7
7	1	1	0	9	8
8	0	1	1	12	8
9	0	0	1	10	7
10	0	0	0	4	3
11	1	0	1	5	4
12	0	0	1	7	6
13	1	1	1	8	7
14	0	1	0	9	8
15	1	1	0	11	11
16	1	0	0	9	8
17	1	0	1	9	9

18	1	1	0	10	12
19	1	0	1	12	14
20	1	1	1	16	18
21	1	0	1	20-	22

Задача 5.20.

Привести умовно графічне позначення багатовходового логічного вентиля для заданого типу схеми:

Таблиця 5.20 – Початкові дані до задачі 5.20

№ вар.	Тип схеми
1	2І- 4І- 5І- 6І-АБО-НЕ
2	2І-3І- 4І-5І-7І-АБО- НЕ
3	2І- 5І- 6І- 6І-АБО-НЕ
4	2І- 4І- 5І- 6І-АБО-НЕ
5	2І- 3І- 5І- 6І-АБО-НЕ
6	3І- 4І- 5І- 6І-АБО-НЕ
7	1АБО- 2АБО- 3АБО-4АБО-І-НЕ
8	1АБО- 2АБО- 3АБО-4АБО-І-НЕ
9	1АБО- 2АБО- 3АБО-4АБО-І-НЕ
10	1АБО- 2АБО- 3АБО-4АБО-І-НЕ
11	1АБО- 2АБО- 3АБО-4АБО-І-НЕ
12	7І-3І- 2І-5І-9І-АБО- НЕ
13	3І-4І- 4І-5І-3І-АБО- НЕ
14	4І-3І- 4І-5І-5І-АБО- НЕ
15	5І-3І- 4І-5І-3І-АБО- НЕ
16	4І-3І- 4І-6І-7І-АБО- НЕ
17	1АБО- 2АБО- 3АБО-4АБО-І-НЕ
18	1АБО- 2АБО- 3АБО-4АБО-І-НЕ
19	1АБО- 2АБО- 3АБО-4АБО-І-НЕ
20	1АБО- 2АБО- 3АБО-4АБО-І-НЕ
21	1АБО- 2АБО- 3АБО-4АБО-І-НЕ

6 РЕКОМЕНДОВАНА ЛІТЕРАТУРА

6.1 Основна література

6.1.1 Ерофеев Ю.Н. Импульсные устройства: Учебн. пособие для вузов. – 3-е изд.-М.: Высшая школа, 1989.–527с.

6.1.2 Токхейм Р. Основы цифровой электроники: Пер. с англ.– М.: Мир, 1988.-392с.

6.1.3 В.В. Корнеев, А.В. Киселев. Современные микропроцессоры. –М.: Изд. «НОЛИДЖ», 1998.-240с.

6.1.4 Микропроцессоры. В 3-х кн. Кн.1. Архитектура и проектирование микро-ЭВМ. Организация вычислительных процессов: Учебн. для вузов/ П.В. Нестеров, В.Ф. Шальгин, В.Л. Горбунов и др.; Под ред. Л.Н. Преснухина.-М.: Высшая школа, 1986.- 495с.

Микропроцессоры. В 3-х кн. Кн.2. Средства сопряжения. Контролирующие и информационно-управляющие системы: Учебн. для вузов/ В.Д. Веренер, Н.В. Воробьев, А.В. Горячев и др.; Под ред. Л.Н. Преснухина.-М.: Высшая школа, 1986.- 383с.

Микропроцессоры. В 3-х кн. Кн.3. Средства отладки, лабораторный практикум и задачник: Учебн. для вузов/Н.В. Воробьев, В.Л. Горбунов, А.В. Горячев и др.; Под ред. Л.Н. Преснухина.-М.: Высшая школа, 1986.- 351с.

6.1.5 Пухальский Г.И., Новосельцева Т.Я. Проектирование дискретных устройств на интегральных микросхемах: Справочник.- М.: Радио и связь, 1990.-304с.

6.1.6 Сташин В.В. и др. Проектирование цифровых устройств на однокристалльных микроконтроллерах.-М.: Энергоатомиздат, 1990.-230с.

6.1.7 Титце У., Шенк К. Полупроводниковая схемотехника: Справочное руководство. Пер. с нем.-М.: Мир, 1982.-512с.

6.1.8 Бойко В.И. и др. Схемотехника электронных систем. Аналоговые и импульсные устройства. – СПб.: БХВ Петербург, 2004.-496 с.

6.1.9 Бойко В.И. и др.. Схемотехника электронных систем. Цифровые устройства. – СПб.: БХВ-Петербург, 2004. – 512 с.

6.1.10 Бойко В.И. и др.. Схемотехника электронных систем. Микропроцессоры и микроконтроллеры.– СПб.: Петербург, 2004. - 464 с.

6.1.11 Волович Г.И. Схемотехника аналоговых и аналогово-цифровых электронных устройств.2-е изд.- М.: Изд. Дом «Додэка XXI», 2007. - 528 с.

6.1.12 Уилкинсон Б. Основы проектирования цифровых схем.: Пер. с англ.. – М.: Изд. Дом «Вильямс», 2004. - 320 с.

6.1.13 Солонина А.И., Улахович Д.А., Яковлев Л.А. Алгоритмы и процессоры цифровой обработки сигналов.- СПб.:БХВ- Петербург, 2002. - 464 с.

6.1.14Швец В.А., Шестакова В.В., Бурцева Н.В. Мелешко Т.В. Одноплатные микроконтроллеры. Проектирование и применение.- К.: «МК- Пресс», 2005. - 304 с.

6.1.15 Кохц Д. Измерение, управление и регулирование с помощью PIC –микроконтроллеров.: Пер. с нем.– К.:»МК –Пресс», 2007. - 304 с.

6.1.16 Ан П. Сопряжение ПК с внешними устройствами / Пей Ан; Пер. с англ Мерещука П.В.- 2-е изд.– М.:»ДМК –Пресс», 2004. - 320 с.

6.1.17 Новиков Ю.В., Калашников О.А., Гуляев С.Э. Разработка устройств сопряжения для персонального комп'ютера типа IBM PC. Под общ. ред. Ю.В. Новикова. Практич. пособие.- М.:»Эком», 1997. - 224 с.

6.1.18 Бирюков С.А. Применение цифровых микросхем серий ТТЛ и КМОП.- М.:ДМК, 1999. - 240 с.

6.1.19 Куприянов М.С. и др.. Техническое обеспечение цифровой обработки сигналов. Справочник/ М.С. Куприянов, Б.Д. Матюшкин, В.Е. Иванова, Н.И. Матвиенко, Д.Ю. Усов.– СПб.:»Форт», 2000. - 752 с.

6.2 Додаткова література

6.2.1 Гольденберг Л.М. Теория и расчет импульсных устройств на полупроводниковых приборах.-М.: Связь, 1969.-754с.

6.2.2 Бирюков С.А. Применение цифровых микросхем серий ТТЛ и КМОП.-М.: ДМК, 1999.-240с.

6.2.3 Соломатин Н.М. Логические элементы ЭВМ: Практическое пособие для вузов.-2-е изд.- М.: Высшая школа, 1990.-160с.

6.2.4 Преснухин Л.Н., Воробьев Н.В., Шишкевич А.А. Расчет элементов цифровых устройств.- М.: Высшая школа, 1991.-526с.

6.2.5 Расчет электронных схем. Примеры и задачи: Учебн. пособие для вузов/Г.И. Изьюрова, Г.В. Королев, В.А. Терехов и др.- М.: Высшая школа, 1987.-335с.

6.2.6 Цифровые и аналоговые интегральные микросхемы: Справочник/ С.В. Якубовский, Л.И. Ниссельсон, В.И. Кулешова и др.; Под ред. С.В. Якубовского.- М.: Радио и связь, 1990.- 496с.

6.2.7 И.И. Петровский и др. Логические ИС КР1533, КР1554. Справочник. В 2-х частях.-М.: ТОО «БИНОМ», 1993.- 496с.

6.2.8 Федорков Б.Г., Телец В.А. Микросхемы ЦАП и АЦП: функционирование, параметры, применение.- М.: Энергоатомиздат, 1990.-320с.

6.2.9 Справочник по микроэлектронной импульсной технике/ В.Н. Яковлев, В.В. Воскресенский и др.- К.: Техника, 1983.- 359с.

6.2.10 Быстродействующие интегральные микросхемы ЦАП и АЦП и измерение их параметров/ А.-Й.К. Марцинкявичюс, Э.-А.К. Багданскис и др.; Под ред. А.-Й.К. Марцинкявичюса, Э.-А.К. Багданскиса.- М.: Радио и связь, 1988.-224с.

6.2.11 Интерфейсы систем обработки данных: Справочник/ А.А. Мячев, В.Н. Степанов и др.; Под ред. А.А. Мячева.- М.: Радио и связь, 1989.-416с.

6.2.12 Алексенко А.Г., Галицын А.А., Иванников А.Д. Проектирование радиоэлектронной аппаратуры на

микропроцессорах: Программирование, типовые решения, методы отладки.-М.: Радио и связь, 1984.-272с.

6.2.13 Гилмор Ч. Введение в микропроцессорную технику: Пер. с англ.- М.: Мир, 1984-334с.

6.2.14 Корнейчук В.И., Тарасенко В.П. Вычислительные устройства на микросхемах: Справочник.- 2-е изд.- К.: Техника, 1988.- 351с.

6.2.15 Партала О.Н. Цифровая электроника.- СПб.: Наука и техника, 2000.-208с.

6.2.16 Расчет импульсных устройств на полупроводниковых приборах. (Сборник примеров и задач) Под ред. Г.М. Агаханяна. Учебн. пособ. для вузов.- М.: Сов. Радио, 1975-344с.

6.2.17 А.М. Тищенко, Б.М. Лебедев, М.Д. Штерк и др. Расчет и проектирование импульсных устройств на транзисторах/ А.М. Тищенко и др.; Под ред. М.Д. Штерка.-М.: Сов. Радио, 1964.-567с.

6.2.18 Гутпиков В.С. Интегральная электроника в измерительных устройствах. - 2-е изд.-Л.: Энергоатомиздат, 1988-304с.

6.2.19 Князев А.Д. и др. Конструирование радиоэлектронной и электронно-вычислительной аппаратуры с учетом электромагнитной совместимости/ А.Д. Князев, Л.Н. Кечиев, Б.В. Петров.- М.: Радио и связь, 1982.-224с.

6.2.20 Справочник по микропроцессорным устройствам/ А.А. Молчанов, В.И. Корнейчук, В.П. Тарасенко и др.- К.: Техника, 1987.-288с.

Додаток А
Електричні параметри ТТЛ елементів

Серія	$U^1_{\text{вих}}, \text{В}$	$U^0_{\text{вих}}, \text{В}$	$U^1_{\text{пор}}, \text{В}$	$U^0_{\text{пор}}, \text{В}$	$I^1_{\text{вх}}, \text{мА}$	$I^0_{\text{вх}}, \text{мА}$	$I^1_{\text{вих}}, \text{мА}$	$I^0_{\text{вих}}, \text{мА}$	$N_{\text{раз}}$	$U_{\text{пор}}, \text{В}$	$F_{\text{max}}, \text{мГц}$	$t^0_{\text{зр}}, \text{нс}$	$t^1_{\text{зр}}, \text{нс}$
К131	2,3	0,35	1,9	0,7	0,05	-2	-0,5	20	10	1,2	50	15	16
К133	2,4	0,4	2,0	0,8	0,04	-1,6	-0,4	16	10	1,3	30	15	22
К155	2,4	0,4	2,0	0,8	0,04	-1,6	-0,4	16	10	1,3	15	15	22
К158	2,3	0,3	1,8	0,6	0,01	-0,18	-0,2	3,6	20	1,2	3	150	150
КР531	2,7	0,5	2,1	0,85	0,05	-2	-1	20	10	1,4	125	5	4,5
К555	2,5	0,4	2	0,8	0,02	-0,4	-0,4	8	20	1,35	45	9,5	9,5
КР1531	2,0	0,8	1,95	0,75	0,02	-0,6	-1	20	30	1,3	190	2,5	2,5
КР1533	2,5	0,4	2,0	0,8	0,01	-0,2	-0,4	8	40	1,35	50	4	4
КР1554	2,9	0,32	2,1	1,3	0,001	0,001	-75	86	100	1,65	150	4	7,5